

PRODUCTION OF THIN FILM

Publication number: JP61250168 (A)

Publication date: 1986-11-07

Inventor(s): KATO MASAKAZU +

Applicant(s): ALPS ELECTRIC CO LTD +

Classification:

- international: C23C14/02; C23C14/34; C23F1/00; C23F4/00; H01L21/302; H01L21/3065; H01L21/316; (IPC1-7): C23C14/34; C23F1/00; H01L21/302; H01L21/316

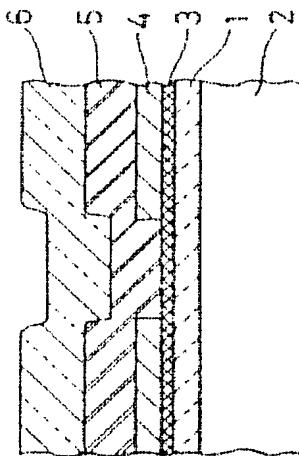
- European:

Application number: JP19850091428 19850427

Priority number(s): JP19850091428 19850427

Abstract of JP 61250168 (A)

PURPOSE: To form a thin film having excellent adhesivity to a base body by executing the sputter etching treatment in a stage for forming the thin film by sputtering in gaseous O₂ or gaseous O₂ atmosphere incorporated therewith in gaseous Ar. CONSTITUTION: A Ta₂N film 3 of a heating resistor layer and an Al layer as a conductor layer for power feeding are successively formed by sputtering on an insulating ceramic substrate 2 coated on the surface with a thin glass glaze layer 1. The above-mentioned two-layer film is then formed to the prescribed pattern shape by a photoetching method and thereafter the substrate temp. is maintained at 250 deg.C, then the substrate surface is subjected to etching by sputtering in the gaseous O₂-Ar mixture atmosphere in which the partial pressure of the gaseous O₂ is maintained under 0.72Pa and the partial pressure of the gaseous Ar is maintained under 0.13Pa. An SiO₂ film 5 which is a protective layer for preventing oxidation and a Ta₂O₅ film 6 which is a protective layer for wear resistance are then successively and continuously formed thereon by sputtering. The thin sputtered film having the excellent adhesivity between the sputtered film and the base body or underlying film is thus obt.



Data supplied from the **espacenet** database — Worldwide

⑪ 公開特許公報 (A) 昭61-250168

⑫ Int.Cl.⁴C 23 C 14/34
C 23 F 1/00
H 01 L 21/302
21/316

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)11月7日

7537-4K
6793-4K
N-8223-5F
6708-5F

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 薄膜製造方法

⑮ 特願 昭60-91428

⑯ 出願 昭60(1985)4月27日

⑰ 発明者 加藤 雅一 東京都大田区雪谷大塚町1番7号 アルプス電気株式会社
内

⑱ 出願人 アルプス電気株式会社 東京都大田区雪谷大塚町1番7号

明細書

1. 発明の名称

薄膜製造方法

2. 特許請求の範囲

酸素ガスあるいは酸素ガスに少量のアルゴンガスを混入した混合ガス雰囲気中にて、下地面をスパッタエッチングした後、所望の薄膜をスパッタリングにより該下地面上に形成することを特徴とする薄膜製造方法。

3. 発明の詳細な説明

「技術分野」

本発明は、スパッタリングによる薄膜製造方法に関する。

「従来技術およびその問題点」

従来、スパッタリングによる成膜は第2図のフローチャートに示す手順で行なわれている。すなわち、真空槽内の治具に基板をセットする基板セット工程、槽内を密閉して所定の真空度まで排気する真空排気工程、真空槽内にArガスを充填して基板をスパッタし、Arイオンの衝撃で基板を薄

く削るスパッタエッチング工程、ArガスあるいはArガスにN₂またはO₂等の反応性ガスを混入した混合ガス中でターゲットをスパッタし、所望の薄膜を基板上に堆積させるスパッタ成膜工程、再び真空排気する真空排気工程、基板温度が所定の値以下に下がった後、基板を槽外に取出す基板取出し工程からなっている。

しかし、前記の従来方法において次のような問題点があった。すなわち、例えば薄膜回路基板の製造において、フォトエッチング工程を終了した基板上にスパッタ膜を形成する際、基板上に部分的に残った剝離液あるいは洗浄液の残渣を完全に除去するよう、Arガスによるスパッタエッチング工程を行なっているが、前記残渣は有機物の被膜であり、同時に進行しているパターン形成された金属下地膜のエッチングに比してエッチング速度がかなり小さい。そのため、残渣を完全にエッチング除去するまでエッチングスパッタを行なうと、残渣の存在しない金属下地膜がかなりエッチングされてしまい薄膜回路パターンに損傷を与える。

ことになる。一方、損傷を与えない程度までスパッタエッティングを行なったとしても残渣はどうしても完全に除去できず、スパッタ膜を成形しても膜の密着性にむらがあり、かなりバラツキが生じていた。特に金属下地膜がNiである場合、残渣の有無にかかわらずスパッタ形成された SiO_2 等の酸化物膜の密着性は極めて悪かった。

「発明の目的」

本発明の目的は、上記従来技術の問題点を解決し、基体または下地膜とスパッタ膜との密着性を高めることにある。

「発明の構成」

本発明の薄膜製造方法はスパッタリングによる薄膜製造方法において、 O_2 ガスあるいは O_2 ガスに少量のArガスを混入した混合ガス雰囲気中にて下地面をスパッタエッティングした後、所望の薄膜をスパッタリングにより該下地面上に形成したことを特徴とする。

以下、本発明の薄膜製造方法についてさらに具体的に説明する。

よりNi表面が酸化されてNi-O膜が生じNi-O膜が SiO_2 膜とテルミット反応を起こすため、 SiO_2 膜の密着性が著しく向上する。

「発明の実施例」

実施例1

第3図は本発明を用いて製造した薄膜サーマルヘッドの部分断面図である。

薄いガラスグレーズ層1で表面を覆ったセラミック製の絶縁基板2の上に発熱低抵抗層である Ta_2N 膜3および給電用導体層であるAl膜4を順次スパッタリングによって形成する。次にフォトエッティング法にて前記二層膜を所定のパターン形状に形成し、その後基板温度を250°Cに保ち O_2 ガス分圧 $0.72\text{Pa}(5.4 \times 10^{-3}\text{ Torr})$ 、Arガス分圧 $0.13\text{Pa}(1.0 \times 10^{-3}\text{ Torr})$ の O_2 -Ar混合ガス雰囲気中にてRFスパッタ電力200Wで10分間基板表面をスパッタエッティングした後、引き続いて酸化防止用保護層である SiO_2 膜5および耐摩耗用保護層である Ta_2O_5 膜6を順次連続してスパッタ成膜した。

第1図に示すように、本発明による薄膜製造方法は、基本的には基板セット工程、真空排気工程、スパッタエッティング工程、スパッタ成膜工程、真空排気工程、基板取出し工程の手順に従うものであるが、従来方法に対し、スパッタエッティング工程を改良した点が特徴である。すなわち、スパッタエッティング時のガス雰囲気を O_2 ガスにしてArガスよりもスパッタエッティング速度をゆるめて下地膜への損傷を与えずに、なおかつ残渣である有機物被膜に酸素イオンを反応させてCOあるいは CO_2 等のガスに分解せしめ排気除去する。

あるいは O_2 ガスに少量のArガスを混入した混合ガスを用いてスパッタエッティング時の酸素プラズマ発生をより一層安定化させ、酸素イオンによる分解作用とArガスによるエッティング作用との相乗効果を生ぜしめ、残渣の除去をより効果的に行なうものである。特に従来方法においてNiの下地膜に SiO_2 等の酸化物膜をスパッタ形成した場合、密着性は極めて悪いものであったが、本発明方法によれば、 O_2 ガス中でのスパッタリングに

従来例1

スパッタエッティングをArガス雰囲気中で行なう他は実施例1と同様にして薄膜サーマルヘッドを作製した。

第4図は本発明方法による前記実施例1と従来例1とをステップ・ストレス試験した結果を示したものである。第4図(A)は本発明方法による前記実施例である16ドット薄膜サーマルヘッドを試験した結果であり、ヘッドの破壊点(初期の抵抗値に対し、変化率が10%を超えた時の印加電力)は16個のドット全部がほぼ同じであり、特性のバラツキが極めて小さい。一方、第4図(B)は従来例1である薄膜サーマルヘッドの試験結果である。ヘッドの破壊点にかなりのバラツキがあり、特性上好ましくないものである。

実施例2

表面にNi膜を形成した基板を250°Cに保ち、 O_2 ガス圧 $0.72\text{Pa}(5.4 \times 10^{-3}\text{ Torr})$ の雰囲気中にてRFスパッタ電力500Wで30分間スパッタエッティングする。その後、引き続いて SiO_2 膜をスパッタ成膜

第1表

	使用 ガス	スパッタエッ チング時間 (分)	SiO ₂ 膜の 剥離箇所数
実施例2	O ₂	30	8
実施例3	O ₂	10	18
従来例2	Ar	10	100

第1表において、従来例では100箇所すべてが剥離し、Ni膜とSiO₂膜との密着性は極めて悪い。一方、スパッタエッチングをO₂ガス雰囲気中で行なった実施例では、前記従来例に比較して密着性は格段に向上している。

「発明の効果」

以上説明したように、本発明によればスパッタ膜と基体あるいはスパッタ膜と下地膜との密着性

が著しく優れ、サーマルヘッド等において特性バラツキがなく品質の良い薄膜を形成することができる。また、薄膜回路基板においても、薄膜回路に損傷を与えることなくスパッタ膜を密着させることができ、歩留まり良い量産が可能である。

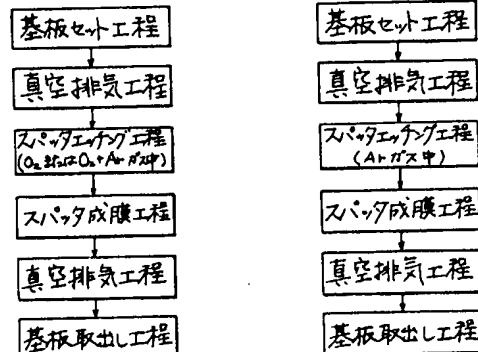
4. 図面の簡単な説明

第1図は本発明に係る薄膜製造方法のフローチャート、第2図は従来の薄膜製造方法を示すフローチャート、第3図は本発明によって製造した薄膜サーマルヘッドの部分断面図、第4図(A)は本発明方法による薄膜サーマルヘッドのステップ・ストレス試験結果を示した図表、第4図(B)は従来方法による薄膜サーマルヘッドのステップ・ストレス試験結果を示した図表である。

図中、1はガラスグレーズ層、2は絶縁基板、3はTa₂N膜、4はAl膜、5はSiO₂膜、6はTa₂O₅膜である。

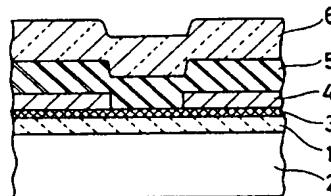
特許出願人 アルプス電気株式会社

代表者 片岡勝太郎

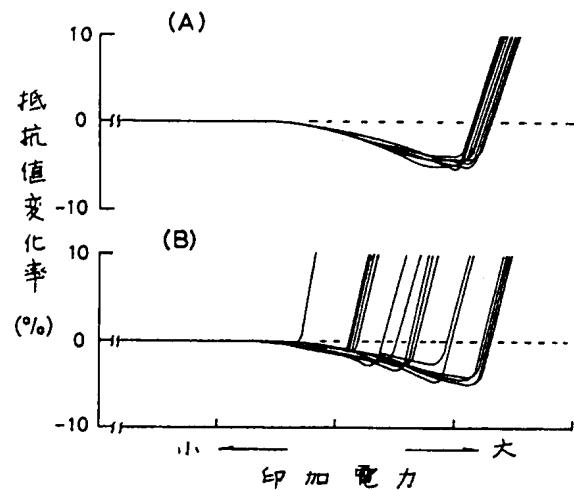


第1図

第2図



第3図



第4図